

Original document

# DRIVE CIRCUIT FOR ACTIVE MATRIX TYPE CURRENT CONTROLLING LIGHT EMITTING ELEMENT

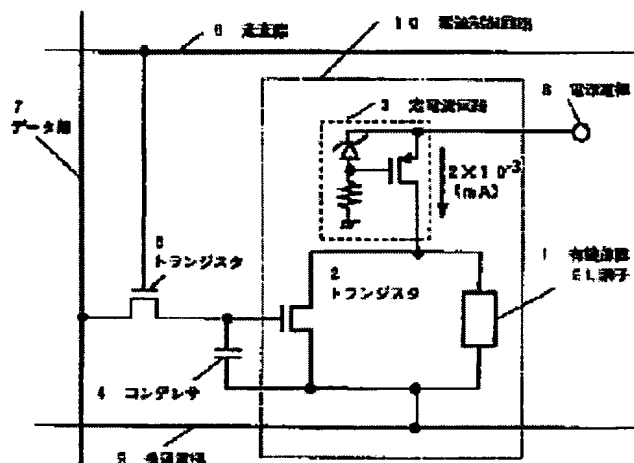
Patent number: JP8054835  
Publication date: 1996-02-27  
Inventor: IKEDA NAOYASU  
Applicant: NEC CORP  
Classification:  
- international: G09F9/33; G09G3/30; G09G3/32; H05B33/08  
- european:  
Application number: JP19940206078 19940809  
Priority number(s):

[View INPADOC patent family](#)

## Abstract of JP8054835

**PURPOSE:** To suppress a current flowing through a circuit at the time of maximum luminance by connecting in parallel a light emitting element in which luminance varies according to the current flowing through the element with a current control transistor and connecting a constant current source to a common connection point.

**CONSTITUTION:** The current control transistor 2 controlling the current flowing through an organic thin film EL element 1 being the light emitting element, a switching transistor 5 supplying a signal voltage to a capacitor 4 deciding the voltage between gate/ source of the transistor 2 and the light emitting element 1 of which luminance varies according to the current flowing through the element are provided on a crossing part between a scanning line 6 and a data line 7. Then, the current control transistor 2 is connected to the light emitting element 1 in parallel, and a constant current circuit (the constant current source) 3 is connected to the common connection point. Thus, the current flows through only the light emitting element 1 when the luminance of the light emitting element 1 is maximum, and the power consumption of the circuit is reduced, and the rise of the drive voltage according to a voltage drop caused by a resistance component of a common electrode is



suppressed.

---

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-54835

(43) 公開日 平成8年(1996)2月27日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 F	9/33	7426-5H		
G 0 9 G	3/30	J 4237-5H		
	3/32	4237-5H		
H 0 5 B	33/08			

審査請求 有 請求項の数 5 F D (全 8 頁)

(21) 出願番号 特願平6-206078

(22) 出願日 平成6年(1994)8月9日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 池田 直康

東京都港区芝五丁目7番1号 日本電気株式会社内

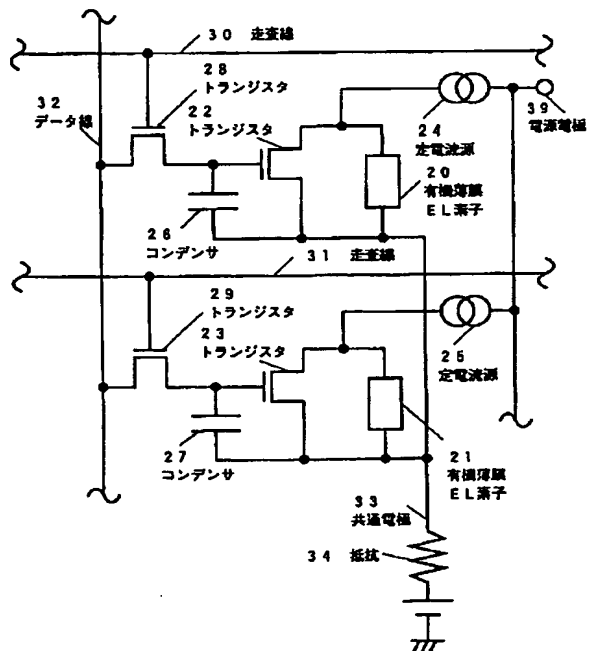
(74) 代理人 弁理士 加藤 朝道

(54) 【発明の名称】 アクティブマトリクス型電流制御型発光素子の駆動回路

(57) 【要約】

【目的】 階調表示を行うアクティブマトリクス型の発光素子駆動回路において、最大輝度時に回路に流れる電流を従来の駆動回路よりも小さくする。更に共通電極に流れる最大電流を従来よりも小さくし、共通電極の抵抗成分により生じる電圧降下に伴う駆動回路の上昇を抑える駆動回路を提供すること。

【構成】 アクティブマトリクス型の発光素子駆動回路の電流制御部において、定電流源を設け、発光素子を1又は複数の電流制御トランジスタと電氣的に並列形態に接続し、1又は複数の電流制御トランジスタのドレイン電極と発光素子の一侧の電極との共通接続点に定電流源を接続して成る。電流制御トランジスタのソース電極と発光素子の他側の電極が共通電極に共通接続される。



## 【特許請求の範囲】

【請求項1】素子に流れる電流に応じて輝度に変化する発光素子からなる画素を選択するための走査線と、前記画素を駆動するための電圧を供給するデータ線とが基板上にマトリクス状に配設され、前記走査線と前記データ線との交差部に、前記発光素子に流れる電流を制御する電流制御トランジスタと、前記データ線に印加された電圧を前記走査線が選択時に前記電流制御トランジスタの動作電流を決定する制御電極に印加するスイッチングトランジスタと、前記発光素子と、を含むアクティブマトリクス型の電流制御型発光素子の駆動回路において、前記電流制御トランジスタを1又は複数備え、前記発光素子は前記1又は複数の電流制御トランジスタと互いに電氣的に並列形態に接続され、前記1又は複数の電流制御トランジスタの電流が流れる電極と前記発光素子の一侧の電極との共通接続点に定電流源を接続して成ることを特徴とする電流制御型発光素子の駆動回路。

【請求項2】前記1又は複数の電流制御トランジスタの電流が流れる他側の電極と前記発光素子の他側の電極が共通電極に共通接続されていることを特徴とする請求項1記載の電流制御型発光素子の駆動回路。

【請求項3】前記1又は複数の電流制御トランジスタに流れるオン電流の合計が前記定電流源が供給する定電流値に略等しいか又はそれ以上とされ、前記1又は複数の電流制御トランジスタが全てオン状態時に前記発光素子が発光しないように制御されることを特徴とする請求項1記載の電流制御型発光素子の駆動回路。

【請求項4】前記データ線の信号電圧に、共通電極の抵抗成分に定電流源の一定電流値を乗じて成る電圧を直流バイアス電圧として印加することを特徴とする請求項2記載の電流制御型発光素子の駆動回路。

【請求項5】前記請求項1記載の電流制御型発光素子の駆動回路を複数個用いた発光素子アレイであって、前記電流制御型発光素子の電流を決定する前記電流制御トランジスタのソース電極が共通に接続されていることを特徴とする電流制御型発光素子アレイ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、ディスプレイに用いられる発光素子の駆動装置に関し、特に有機及び無機EL（エレクトロルミネンス）、又はLED（発光ダイオード）等のような発光輝度が素子に流れる電流により制御される電流制御型発光素子の駆動回路に関する。

## 【0002】

【従来の技術】有機及び無機EL、又はLED等のような発光素子をアレイ状に組み合わせ、ドットマトリクスにより文字表示を行うディスプレイは、テレビ、携帯端末等に広く利用されている。

【0003】特に、自発光素子を用いたこれらのディスプレイは、液晶を用いたディスプレイと異なり、照明の

ためのバックライトを必要としない、視野角が広い等の特徴を有し、注目を集めている。

【0004】中でも、トランジスタ等とこれらの発光素子とを組み合わせるスタティック駆動を行うアクティブマトリクス型と呼ばれるディスプレイは、ダイナミック駆動を行う単純マトリクス駆動のディスプレイと比較して、高輝度、高コントラスト、高精細等の優位性を持っており近年注目されている。

【0005】この種のディスプレイの従来例として、図7に、Society for Information Display発行の1990年秋期大会予稿集「Eurodisplay '90」の第216～219頁の発表から引用した、発光素子にELを使用したアクティブマトリクス型ディスプレイの発光素子駆動回路を示す。

【0006】図7を参照して、この駆動回路では、トランジスタ35のゲートに接続された走査線36が選択されて活性化されると、トランジスタ35がオン状態となり、トランジスタ35に接続されたデータ線37から信号がコンデンサ38に書き込まれる。コンデンサ38はトランジスタ41のゲート・ソース間電圧を決定する。

【0007】そして、走査線36が非選択となりトランジスタ35がオフ状態になると、コンデンサ38の両端間の電圧は次の周期に走査線36が選択されるまで保持される。

【0008】コンデンサ38の両端間の電圧に応じて、電源電極39→EL素子40→トランジスタ41のドレイン・ソース→共通電極42という経路に沿って電流が流れ、この電流によりEL素子40が発光する。

【0009】一般的にコンピュータの端末、パソコンのモニタ、テレビ等の動画表示を行うためには、各画素の輝度に変化する階調表示が出来ることが望ましい。

【0010】図7の駆動回路において階調表示を行うには、トランジスタ41のゲート・ソース電極間に閾値付近の電圧を印加する必要がある。

【0011】しかし、トランジスタのゲート電圧・ソース電流特性に、図8に示すようなばらつきがあると、例えば図7のトランジスタ41のゲート電極にゲート電圧VAを印加した場合、トランジスタ41に流れる電流はIA（実線で示す曲線とVAとの交点）とIB（破線で示す曲線とVAとの交点）のように異なるため、EL素子40に流れる電流も変わり、本来ならば同じ輝度であるはずの領域の輝度が異なり、このため、例えば輝度むら等の画質劣化が生じることになる。

【0012】この問題を解決するため、特開平2-148687号公報には、素子の閾値付近でのばらつきがあっても、この影響を受けずに階調表示を行うELディスプレイ装置が提案されている。

【0013】図9を参照して、特開平2-148687号公報に提案される回路を説明する。図9は、図7の点線内の電流制御回路43に対応する回路部を示してお

り、16階調表示を行う場合についての例を示すものであり、データ線の本数は4本に増加している。

【0014】図9において、44~47は発光素子駆動用のトランジスタ、48はカレントミラー回路、49は発光素子、50はトランジスタの各ソース端子及び発光素子が接続された共通電極の抵抗成分である。トランジスタ44~47のドレイン電極は共通接続されてカレントミラー回路48の入力端に接続されている。

【0015】図9において、4ビット入力より階調に対応した組み合わせの信号電圧がトランジスタ44~47のゲート電圧として印加される。そして、トランジスタ44~47のうちオン状態のトランジスタに流れる電流の合計値と同一の電流値がカレントミラー回路48の出力端から発光素子49に供給され、その電流値に応じて発光素子49が発光する。

【0016】例えばトランジスタ44~47がオン時の電流値の対数をとった値をそれぞれ倍になるようにすれば（即ち、I2はI1の2倍、I3はI2の2倍（=I1の2<sup>2</sup>倍）、I4はI3の2倍（=I1の2<sup>3</sup>倍）とすれば）、トランジスタ44~47のオンする組み合わせにより16階調の表示を行うことができる。なお、I1~I4はトランジスタ44~47がオン状態時のソース電流をそれぞれ表している。

【0017】このときトランジスタを図8のゲート電圧VBに対応する電流が飽和した領域の電圧で使用するようにすれば、トランジスタの閾値付近での特性がばらついていても、その影響を受けることなく、輝度のばらつきも生じない。

【0018】

【発明が解決しようとする課題】上述の駆動回路において発光素子が最大輝度になった場合、回路にはトランジスタ44~47のソース電流I1~I4とカレントミラー回路48に流れる電流（I1+I2+I3+I4）の合計（I1+I2+I3+I4）×2の電流が流れる。

【0019】この場合、実際に素子の発光に寄与している電流は（I1+I2+I3+I4）であり、残りの（I1+I2+I3+I4）の電流はトランジスタで消費され、発光には寄与しない。

【0020】近時パソコン、ワークステーション等の端末では、表示画面の背景を白とし、文字等を黒で表示する表示方法が多く用いられているが、このような表示方法を上記駆動回路で行なう場合、発光に寄与しない消費電力が増大するという問題が生じる。

【0021】更に、トランジスタ44~47と発光素子49の端子のうちカレントミラー回路48に接続されていない側の端子が共通に接続される共通電極は抵抗50を有するため、電流が流れることにより共通電極において電圧降下が生じる。

【0022】この駆動回路において輝度が増加すると、抵抗50で生じる電圧降下が増加するため、駆動電圧

は、輝度が低い場合は小さいが、輝度が高い場合には大きくなるというように、輝度依存性を持つことになる。

【0023】更に、上記例では、発光素子が1つの場合について説明を行ったが、複数の駆動回路が接続された場合には、別の発光素子の輝度によりトランジスタの駆動電圧が変化するという問題も生じる。

【0024】従って、本発明は、前記問題点を解消し、階調表示を行うアクティブマトリクス型の発光素子の駆動回路において、最大輝度時に回路に流れる電流を従来の駆動回路よりも小さくする駆動回路を提供することを目的とする。更に本発明は、共通電極に流れる最大電流を従来よりも小さくし、共通電極の抵抗成分により生じる電圧降下に伴う駆動回路の上昇を抑える駆動回路を提供することを目的とする。

【0025】

【課題を解決するための手段】前記目的を達成するため、本発明の電流制御型発光素子の駆動回路は、素子に流れる電流に応じて輝度が変化する発光素子からなる画素を選択するための走査線と、前記画素を駆動するための電圧を供給するデータ線とが基板上にマトリクス状に配設され、前記走査線と前記データ線との交差部に、前記発光素子に流れる電流を制御する電流制御トランジスタと、前記データ線に印加された電圧を前記走査線が選択時に前記電流制御トランジスタの動作電圧を決定する制御電極に印加するスイッチングトランジスタと、前記発光素子と、を含むアクティブマトリクス型の電流制御型発光素子の駆動回路において、前記電流制御トランジスタを1又は複数備え、前記発光素子は前記1又は複数の電流制御トランジスタと互いに電気的に並列形態に接続され、前記1又は複数の電流制御トランジスタの電流が流れる電極と前記発光素子の一侧の電極との共通接続点に定電流源を接続して成ることを特徴とするものである。

【0026】また、本発明においては、前記1又は複数の電流制御トランジスタの電流が流れる他側の電極と前記発光素子の他側の電極が共通電極に共通接続されていることを特徴としている。前記1又は複数の電流制御トランジスタの電流が流れる他側の電極は、例えば電流制御トランジスタがnチャネル型トランジスタの場合、好ましくはソース電極とされる。

【0027】さらに、本発明においては、前記1又は複数の電流制御トランジスタに流れるオン電流の合計が前記定電流源が供給する定電流値に略等しいか又はそれ以上とされ、前記1又は複数の電流制御トランジスタが全てオン状態時に前記発光素子が発光しないように制御されることを特徴とする。

【0028】そして、本発明においては、好ましくは、前記データ線の信号電圧に、共通電極の抵抗成分に定電流源の一定電流値を乗じて成る電圧が直流バイアス電圧として印加される。

【0029】さらにまた、本発明は、前記電流制御型発光素子の駆動回路を複数個用いた発光素子アレイであって、前記電流制御型発光素子の電流を決定する前記電流制御トランジスタのソース電極が共通に接続されていることを特徴とする電流制御型発光素子アレイを提供する。

【0030】

【作用】上記構成のもと、本発明によれば、発光素子が最大輝度時には、従来例のように電流制御トランジスタには電流が流れず、発光素子にのみ電流が流れるように構成されているため、回路の消費電力を低減化することが出来る。例えば本発明に係る回路を用いてアレイを構成し、表示画面において白背景に黒の文字という様な表示を行った場合、アレイでの消費電力を従来よりも大幅に低減することが出来る。

【0031】更に、本発明によれば、共通電極に流れる最大電流を従来例よりも小さくすることが出来るため、共通電極の抵抗成分により生じる電圧降下に伴う駆動電圧の上昇を抑えることが出来る。そして、本発明によれば、共通電極での電圧降下は表示によらず一定とされるため、駆動電圧を容易に補正することができる。

【0032】

【実施例】図面を参照して、本発明の実施例を以下に説明する。

【0033】

【実施例1】図1は本発明の第1の実施例の回路図であり、発光素子として電荷注入型の有機薄膜EL素子（以下「有機薄膜EL素子」と略記する）を用いた場合のものである。

【0034】図1において、1は発光素子である有機薄膜EL素子、2は有機薄膜EL素子1に流れる電流を制御するトランジスタ、3は有機薄膜EL素子1及びトランジスタ2に流れる電流として一定電流を供給する定電流回路（「定電流源」ともいう）、4はトランジスタ2のゲート・ソース間電圧を決定するコンデンサ、5はコンデンサ4に信号電圧を供給するスイッチングトランジスタ、6はスイッチングトランジスタ5を選択する走査信号を供給する走査線、7は走査線6がオンとされ選択されたスイッチングトランジスタ5を介してコンデンサ4に電荷を供給するデータ線、8は有機薄膜EL素子1に電流を供給する電源電極、9はデータ線7との間の電位差でトランジスタの動作点を決定する共通電極である。

【0035】ここで、トランジスタ2のゲート電圧とソース電流の関係が図2に示すようなものとされ、また、有機薄膜EL素子1に流れる電流密度と輝度の関係が図3に示すような関係にあるものとする。なお、図2において、縦軸のソース電流の目盛り（単位はmA）は対数表示とされ、数値 $1E-3$ 、 $1E-5$ 等はそれぞれ $1 \times 10^{-3}$ 、 $1 \times 10^{-5}$ を表わす。

【0036】また、以下では、本実施例として、有機薄膜EL素子1を、画素数が横640ドット、縦480ドットの対角サイズが24cmのノートパソコン用のディスプレイに使用する例について説明する。

【0037】この場合、有機薄膜EL素子1の画素のサイズは $300 \mu m \times 300 \mu m$ である。

【0038】ディスプレイに使用した場合の有機薄膜EL素子1の発光輝度は、およそ $100 (cd/m^2)$ 必要とされるため、図3より、有機薄膜EL素子1に流れる電流は最大で約 $1 \times 10^{-3} (mA)$ であることがわかる。

【0039】上記条件を前提として、まず図1の定電流回路3に流れる電流を $1 \times 10^{-3} (mA)$ に設定する。

【0040】次に、本実施例に係る駆動回路の動作について説明する。

【0041】まず、トランジスタ2のゲート電圧が0(V)の場合、図2を参照してトランジスタ2に流れる電流はほぼ0とみなせるため、定電流回路3の電流は全て有機薄膜EL素子1に流れる。

【0042】このとき、図3を参照して、有機薄膜EL素子1の輝度は約 $80 (cd/m^2)$ となる。

【0043】次に、トランジスタ2のゲート電圧が5(V)のときは、図2を参照してトランジスタ2には約 $2 \times 10^{-3} (mA)$ の電流が流れることになるが、定電流回路3が接続されているため、トランジスタ2には $1 \times 10^{-3} (mA)$ の電流が流れる。このため、有機薄膜EL素子1には電流が流れなくなるため、発光は停止する。

【0044】そして、トランジスタ2のゲート電圧を5(V)から0(V)の間に設定することにより、有機薄膜EL素子1の輝度をトランジスタ2のゲート電圧値に応じて変化させることができる。

【0045】図4は、本実施例について、共通電極9に抵抗11が存在する場合の回路図を示している。なお、図4の回路図は、図1の一点鎖線で示された電流制御回路10に相当する回路構成を示しており、以下では図1との相違点のみを説明する。

【0046】図4において、抵抗11に流れる電流は、トランジスタ2のオン/オフ状態の如何に拘らず常に定電流回路3に流れる電流に等しい。

【0047】よって、定電流回路3に流れる電流を $I (A)$ 、抵抗11の値を $R (\Omega)$ とすると、トランジスタ2のソース電圧は、常に図1のソース電圧よりも $I \times R (V)$ だけ高くなっているため、予めデータ線7の電圧に $I \times R (V)$ の直流バイアス電圧を印加することにより、図1の場合と全く同一の電圧・輝度特性を得ることが可能である。

【0048】図5は、本実施例において、トランジスタ2を複数設けて階調表示を行う場合の回路の1例である。

【0049】電流制御用トランジスタ17は、第1のデータ線12、トランジスタ15、コンデンサ19により駆動される。またトランジスタ16は、第2のデータ線13、トランジスタ14、コンデンサ18により駆動される。また、図面の簡略化のため定電流回路3はその内部回路を示さず、定電流源を指示する回路記号(シンボル)で表わしている。個々のトランジスタ16及び17の駆動方法は、図1を参照して説明したものと同様である。

【0050】本実施例では、トランジスタ16及び17は共に、オン状態時にドレインソース間に流れる電流(即ち、オン電流)が約 $2 \times 10^{-3}$  (mA)とされ、且つゲート電圧とソース電流の関係が図2に示す特性を有するものとし、また、定電流回路3の電流は $4 \times 10^{-3}$  (mA)と一定である場合について説明する。

【0051】第1のデータ線12、第2のデータ線13が共に0 (V)の場合、トランジスタ16及び17に流れる電流はほぼ0とみなせるので、図3より、有機薄膜EL素子1の輝度は約200 (cd/m<sup>2</sup>)になる。

【0052】どちらか一方のデータ線が5 (V)になった場合、例えば第1のデータ線12のみが5 (V)になったとすると、トランジスタ17には約 $2 \times 10^{-3}$  (mA)の電流が流れるため、有機薄膜EL素子1には $2 \times 10^{-3}$  (mA)の電流が流れ、輝度は100 (cd/m<sup>2</sup>)になる。

【0053】データ線12及び13が共に5 (V)になった場合、トランジスタ16と17には、合計 $4 \times 10^{-3}$  (mA)の電流が流れ、有機薄膜EL素子1には電流は流れないため、有機薄膜EL素子1は発光しない。

【0054】このように、トランジスタ16及び17のオン/オフ状態の組み合わせを変えることにより、有機薄膜EL素子1を用いて階調表示を行うことが可能となる。

【0055】なお、本実施例においては、トランジスタ16及び17のオン電流は互いに同一として説明を行ったが、本発明はこれに限らず、トランジスタ16と17のオン電流の値を変えておけば、トランジスタが両方ともオンしている場合、トランジスタが両方ともオフしている場合、トランジスタ16のみがオンしている場合、トランジスタ17のみがオンしている場合、の4通りの階調を得ることができる。

【0056】本実施例では発光素子として有機薄膜EL素子1を用いたが、本発明はこれに限らず、電流値により輝度が決定する例えば無機EL、LEDのような発光素子を用いても同様の回路を構成できる。

【0057】また、本実施例ではトランジスタ2がnチャネルのFETの場合を示したが、本発明はこれに限らずpチャネルのFET、バイポーラのトランジスタ等を使用しても同様の動作を行う回路を構成できることは明白である。

【0058】更に、定電流回路3もpチャネルのFETで構成した例を挙げたが、本発明を実施する場合の構成はこれに限らない。

【0059】また、本実施例においてはトランジスタ2が2つの場合について述べたが、本発明はこれに限らず2つ以上のトランジスタを用いて更に階調数を増やした場合についても同様である。またトランジスタ2のオン電流が同一である場合について説明したが、オン電流を変えて輝度を可変できるようにした場合も同様である。

【0060】

【実施例2】次に、本発明の第2の実施例を説明する。図6は本発明の第2の実施例を示しており、前記実施例の駆動回路を用いて電流制御型発光素子に有機薄膜EL素子を使用したマトリクスアレイを作成した場合の等価回路を、説明のために2画素として示した回路である。

【0061】図6において、20及び21は有機薄膜EL素子、22及び23は有機薄膜EL素子の電流制御用のトランジスタ、24及び25は定電流回路、26及び27はコンデンサ、28及び29はスイッチングトランジスタ、30及び31は走査線、32はデータ線、33は共通電極、34は共通電極の抵抗成分である。

【0062】いま、定電流回路24及び25の電流値がどちらもI (A)であるとすると、抵抗34に流れる電流は、有機薄膜EL素子20及び21に流れる電流の如何に拘らず常に $2 \times I$  (A)となり一定である。

【0063】このとき、抵抗34の値をR (Ω)とすると、抵抗34における電圧降下は $2 \times I \times R$  (V)で一定となり、有機薄膜EL素子20及び21に流れる電流により抵抗34での電圧降下の大きさが変わることは無い。

【0064】このことは、共通電極33の電位が有機薄膜EL素子20及び21の電流の如何によらず常に一定であることを示しており、データ線32に印加するトランジスタ22及び23の電圧に $2 \times I \times R$  (V)分の直流バイアス電圧を印加しておけば、例えば有機薄膜EL素子20または21に流れる電流が変化しても、トランジスタ22と23のソース電圧は変化しないため、他の素子の影響を受けることなく輝度制御することが可能である。

【0065】本実施例では、説明の簡単のために、発光素子の駆動回路が2つ並んだ最も簡単な場合についての説明を行ったが、本発明は2つ以上の発光素子の駆動回路がアレイ化されていても同様の効果を得ることができる。

【0066】また、本実施例においては各有機薄膜EL素子に接続されたトランジスタが1つの場合について説明したが、前記第1の実施例で説明したように、1つの発光素子を複数のトランジスタで駆動する場合でも同様の効果を得ることができることは明白である。

【0067】

【発明の効果】以上説明したように本発明によれば、発光素子の最大輝度時において回路に流れる電流は、定電流源から発光素子に流れる電流のみに制御され、電流制御トランジスタにも発光素子に流れる電流と同一のオン電流を流す構成とされた従来例と比較して、回路の消費電流を大幅に低減することができる。

【0068】また、本発明によれば、回路の消費電力を抑えることが出来るため、例えば本発明に係る回路を用いてアレイを構成し、表示画面において白背景に黒の文字というような表示を行った場合、アレイにおける消費電力を従来よりも大幅に削減することが出来る。

【0069】更に、本発明によれば、共通電極に流れる最大電流を従来例よりも小さくすることが出来るため、共通電極の抵抗成分により生じる電圧降下に伴う駆動電圧の上昇を抑えることが出来る。

【0070】そして、本発明によれば、共通電極における電圧降下は、表示によらず常に一定とされるため、駆動電圧の補正が容易化される。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す回路図である。

【図2】トランジスタのゲート電圧・ドレイン電流特性の1例を示す図である。

【図3】有機薄膜EL素子の電流輝度特性を示す図である。

【図4】本発明の第1の実施例を説明する第2の回路図である。

【図5】本発明の第1の実施例を説明する第3の回路図である。

【図6】本発明の第2の実施例を説明する回路図である。

【図7】従来の発光素子の駆動回路を示す図である。

【図8】トランジスタ特性のばらつきを示す特性図である。

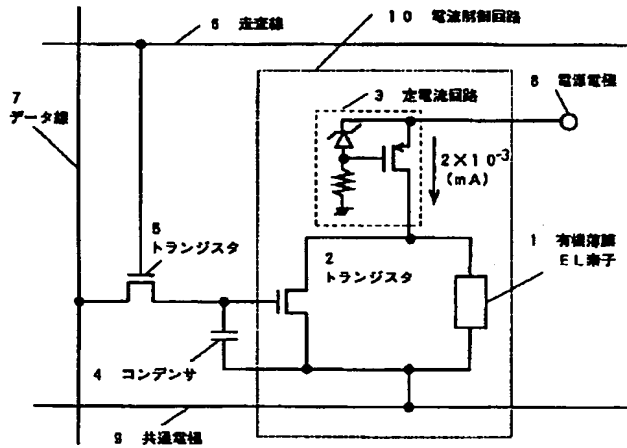
【図9】トランジスタのばらつきを抑制する従来例の回路図である。

【符号の説明】

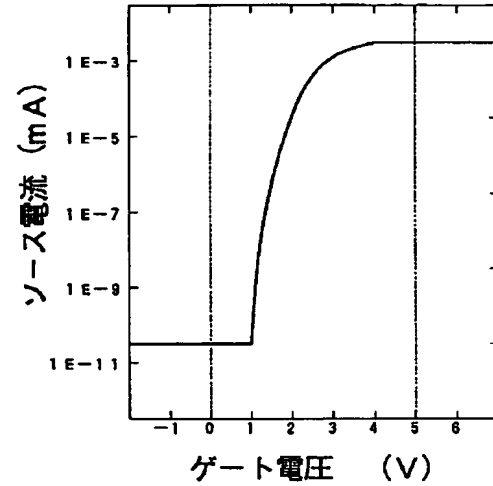
- 1 有機薄膜EL素子
- 2 トランジスタ
- 3 定電流回路
- 4 コンデンサ
- 5 トランジスタ
- 6 走査線
- 7 データ線
- 8 電源電極
- 9 共通電極
- 10 電流制御回路
- 11 抵抗
- 12 第1のデータ線
- 13 第2のデータ線
- 14~17 トランジスタ
- 18、19 コンデンサ
- 20、21 有機薄膜EL素子
- 22、23 トランジスタ
- 24、25 定電流源
- 26、27 コンデンサ
- 28、29 コンデンサ
- 30、31 走査線
- 32 データ線
- 33 共通電極
- 34 抵抗
- 35 トランジスタ
- 36 走査線
- 37 データ線
- 38 コンデンサ
- 39 電源電極
- 40 EL素子
- 41 トランジスタ
- 42 共通電極
- 43 電流制御回路
- 44~47 トランジスタ
- 48 カレントミラー回路
- 49 発光素子
- 50 抵抗



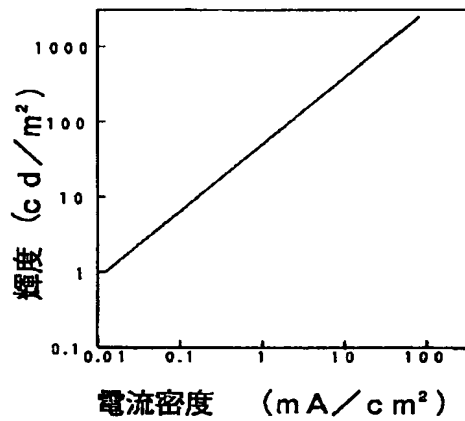
【図1】



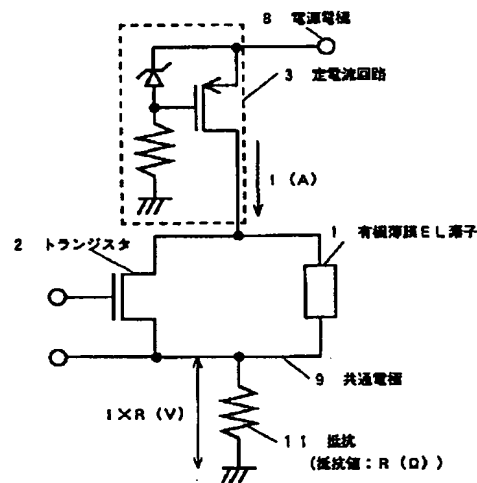
【図2】



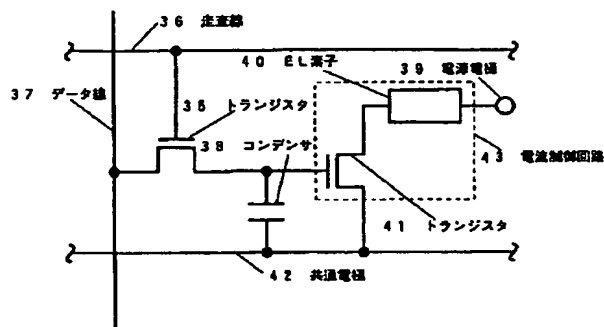
【図3】



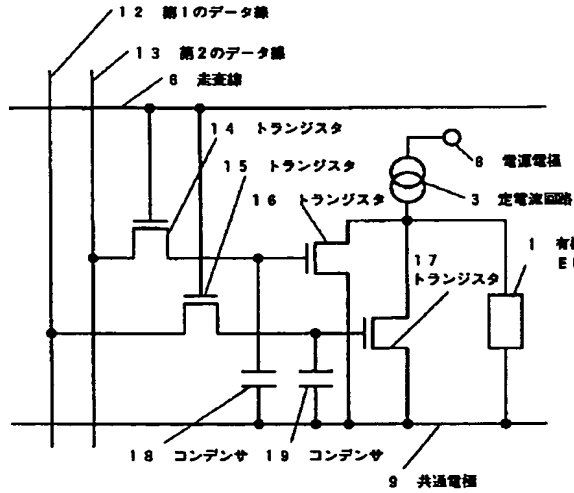
【図4】



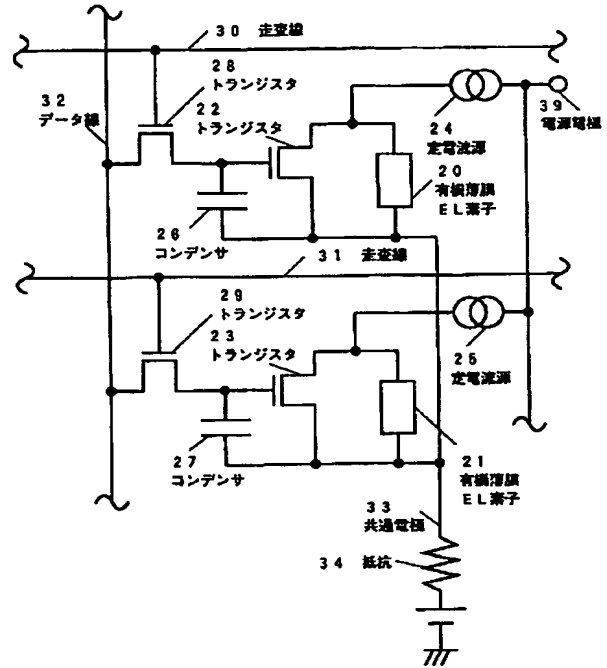
【図7】



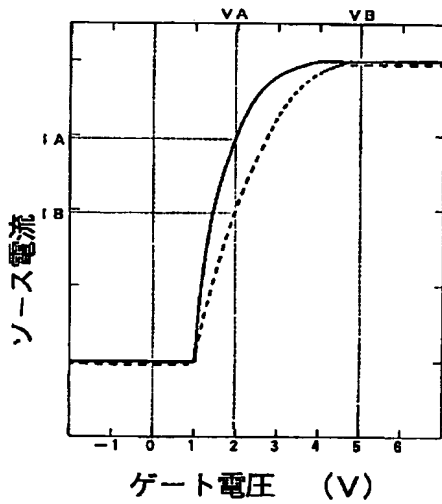
【図5】



【図6】



【図8】



【図9】

